

ВИДИ НЕСПРАВНОСТЕЙ МІКРОПРОЦЕСОРНИХ ВЕЛИКИХ ІНТЕГРАЛЬНИХ СХЕМ І УМОВИ ЇХ ПРОЯВУ З УРАХУВАННЯМ ЕНЕРГОДИНАМІЧНОГО ПРОЦЕСУ

У статті розглянуто математичну модель мікропроцесорних великих інтегральних схем для контролю технічного стану з урахуванням протікання енергодинамічного процесу даного класу мікроелектронних виробів, здійснено аналіз типових несправностей та умов їх прояву. Сучасний етап розвитку радіоелектронної техніки Збройних Сил України характеризується широким впровадженням приладів та систем, які використовують великі інтегральні схеми та мікропроцесорних великих інтегральних схем. Це обумовлено необхідністю обробки інформації при досить низькій собівартості обладнання. При використанні цифрових пристроїв з комплектами мікропроцесорних великих інтегральних схем, гостро постає питання контролю працездатності та виявлення дефектів таких пристроїв. Для удосконалення нових методів діагностування цифрових пристроїв виникає необхідність проаналізувати види несправностей, які виникають в мікропроцесорних великих інтегральних схемах.

Мікросхема функціонуватиме справно, якщо встановлено, що всі послідовності інструкцій виконуються правильно при різноманітних комбінаціях даних. Повна перевірка всіх інструкцій, виконуваних мікропроцесорною великою інтегральною схемою, неможлива через дуже велику довжину тестів, що використовуються для перевірки. Тому для забезпечення тестового контролю працездатності мікропроцесорних великих інтегральних схем необхідно будувати тести, виходячи з заданої сукупності дефектів, достовірності та часу для прийняття рішення. Проведений аналіз фізичних процесів у логічних елементах виготовлених за технологією “метал-діелектрик-напівпровідник” показав, що наявність існуючих дефектів приводить до відсутності перекручування імпульсу струму квазікороткого замикання і вихідної реакції. Тобто виконується умова прояву дефекту та скорочується час діагностування.

Ключові слова: модуль великої інтегральної мікросхеми, енергодинамічний процес, радіоелектронна техніка, імпульс квазікороткого замикання, тестові впливи.

Вступ. З розвитком радіоелектронної техніки висувається ряд вимог до радіотехнічних пристроїв до складу яких входять високоефективні системи визначення технічного стану цифрових пристроїв. Це обумовлено високою складністю радіоелектронної техніки, дефіцитом часу на прийняття рішення.

Тому все більшого використання знаходять пристрої, які використовують мікропроцесорні великі інтегральні схеми (МП ВІС) та надвеликі інтегральні схеми (НВІС). При використанні пристроїв з МП ВІС гостро постає питання контролю працездатності і виявлення дефектів таких пристроїв. Для розробки методів контролю потрібно розглянути види дефектів, які виникають в МП ВІС. В статті проводиться аналіз дефектів МП ВІС і умови їх прояву з урахуванням енергодинамічного процесу (ЕДП), який протікає в логічних елементах (ЛЕ) при їх переключенні [1].

Аналіз останніх досліджень. *Види несправностей МП ВІС і умови їх прояву.* Велика функціональна складність сучасних мікропроцесорних великих інтегральних схем і, відповідно наявність великої кількості активних елементів та зв'язків на кристалі обмеженій площі, є передумовою до виникнення ряду специфічних несправностей, властивих тільки даному класу мікроелектронних виробів. Причини їхнього виникнення можуть бути різні [1, 2], однак умови їх прояву, навіть при різних причинах, подібні. Особливістю специфічних несправностей мікропроцесорних ВІС є те, що вони виражені в неявній формі [3, 4], тобто

мікропроцесорна ВІС працює, однак у визначених умовах результат роботи буде недостовірним.

Модуль мікропроцесорної великої інтегральної схеми функціонує справно, якщо встановлено, що всі послідовності його інструкцій виконуються правильно при всіляких комбінаціях даних [5]. Повна перевірка всіх інструкцій, виконуваних мікропроцесорною ВІС, неможлива через дуже велику довжину тестів, що перевіряють [6, 7]. Тому для забезпечення тестового контролю працездатності мікропроцесорних ВІС необхідно будувати тести, виходячи з заданої сукупності дефектів, достовірності та часу для прийняття рішення.

Як відомо МП ВІС є інтегральною схемою, що виконує функцію мікропроцесора або його частини, структурними елементами, якої є логічні елементи (ЛЕ), які виконують відповідні логічні операції. МП ВІС притаманні наступні властивості: велика кількість ЛЕ; високий ступінь розгалуженості (топология) міжелементних зв'язків; присутність зворотних зв'язків. Викладені властивості приводять до складних перехідних процесів (протікання імпульсів струму квазікороткого замикання), що протікають у шині живлення ВІС при подачі тестових впливів. Ці процеси характеризуються протіканням “образу” сформованого в процесі накладення імпульсів струму квазікороткого замикання від різних логічних елементів ВІС.

Розглянута математична модель (ММ) мікропроцесорних ВІС [8] для контролю технічного стану та з урахуванням протікання ЕДП даного класу мікроелектронних виробів вимагає поетапного опису на структурному і функціональному рівнях *несправностей*, що буде проведено надалі, дає можливість розробки тестів для перевірки працездатності. Умова справного функціонування мікропроцесорних ВІС може бути визначена тільки при розгляді заданої сукупності дефектів.

Мета статті. У статті пропонується математична модель (ММ) мікропроцесорних великих інтегральних схем для контролю технічного стану та з урахуванням протікання енергодинамічного процесу даного класу мікроелектронних виробів.

Виклад основного матеріалу. Побудову означеної математичної моделі проведемо в два етапи:

- 1) аналіз можливих несправностей логічних елементів;
- 2) на основі несправностей логічних елементів розглянутих на першому етапі, на функціональному рівні розглядаються несправності мікропроцесорних великих інтегральних схем з урахуванням енергодинамічного процесу.

Перший етап. На цьому етапі розглядаються можливі несправностей логічних елементів (ЛЕ) й умови їх прояву.

Велику частину сучасних ВІС і НВІС виготовляють за технологією “метал-діелектрик-напівпровідник” (МДН). Розглянемо типові несправності й умови її прояву на прикладі логічного елемента (ЛЕ) “3 АБО-НІ” (рисунок 1), виготовленого по МДН технології на основі протікання в них енергодинамічного процесу. Основними типами несправностей інтегральних схем виготовлених по МДН технології є пробій p^+ - n^- переходів витік-підложка і сток-підложка, пробій у каналі між стоком та витіком, пробій діелектрика під затвором, виникнення паразитних транзисторів, замикання і розриви внутрішніх металевих шин і зовнішніх виводів, вихід за межі допусків напруг відмикань транзисторів. Перевірку умови прояву несправностей проведемо при можливих видах дефектів в елементі [9].

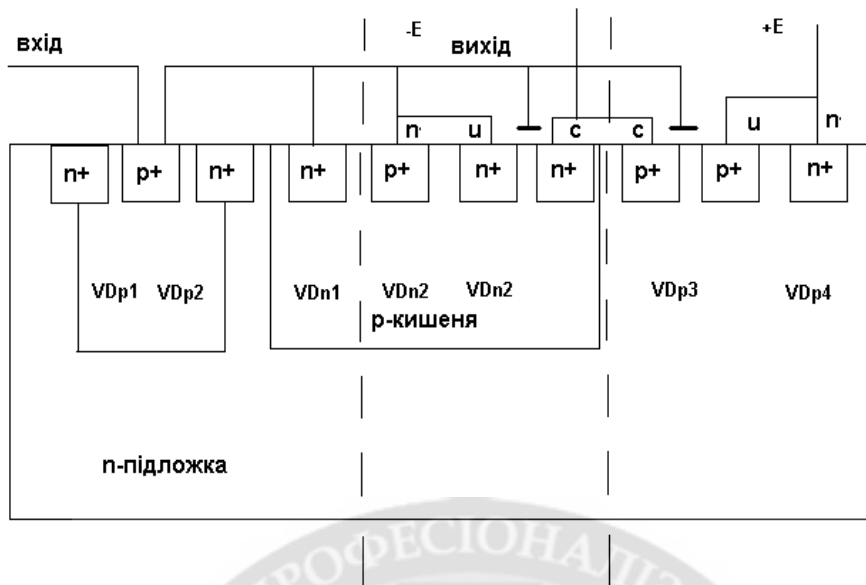


Рисунок 1 – Структурна великих інтегральних схем (ВІС) і надвеликих інтегральних схем НВІС виготовлених за технологією “метал-діелектрик-напівпровідник”

1. Пробій $p^+ - n^-$ переходу витік-підложка n^- каналного транзистора. Для ізоляції n^- каналного транзистора від підложки, що має той же тип провідності, служить p^+ особлива кишеня. Завдяки зсуву $p^+ - n^-$ переходу на межі каналу і підложки в зворотному напрямку забезпечується ізоляція цих областей. Пробій приводить до того, що за умови росту позитивного зсуву на затворі концентрація електронів не перевищить концентрації дірок, і в матеріалі кишені p^+ - типу не утвориться інверсний шар n^- типу. Провідний канал не індукується, у шині живлення імпульс струму квазікороткого замикання не протікає.

2. Пробій $p^+ - n^-$ переходу витік-підложка p^+ - каналного транзистора. У цьому випадку виникає канал витік-сток, по якому протікає некерований струм, що обмежується тільки опором джерела живлення. У цьому випадку імпульс струму квазікороткого замикання не протікає.

3. Пробій $p^+ - n^-$ переходів сток-підложка n^- каналного транзистора приводить до того, що він стає некерованим і при відмиканні навантажувального транзистора струм у шині живлення зростає стрибком і залишається постійним, тому що не відбувається запирання керуючого транзистора. Якщо до моменту появи перепаду, що замикає, (стосовно навантажувального транзистора) ЛЕ не вийшов з ладу, то струм у шині живлення стрибком зменшується практично до нуля, та імпульс замикання має тривалість, рівну тривалості вхідного імпульсу, що істотно відрізняє його від параметрів імпульсу квазікороткого замикання.

4. Пробій $p^+ - n^-$ переходу сток-підложка p^+ - каналного транзистора. При цьому на виході ЛЕ постійно є присутньою напруга з рівнем лог.1, у шині живлення виникають імпульси тривалістю, обумовлені тривалістю вхідних сигналів, з амплітудою, що перевищує амплітуду імпульсу квазікороткого замикання.

5. Пробій діелектрика під затвором керуючого транзистора до стоку приводить до того, що транзистор стає некерованим, є перемичкою, яка на коротко замикає. Імпульси струму в шині живлення протікають із частотою, рівній частоті тестових впливів, і тривалість їх, як і у випадках 3 і 4, також визначається тривалістю вхідних сигналів.

6. Крапковий пробій діелектрика під затвором керуючого транзистора від затвора до підложки. При цьому транзистор з ізольованим затвором, при даних рівнях вхідних сигналів,

забезпечує не правильне функціонування логічного елемента ЛЕ. У шині живлення імпульс струму квазікороткого замикання не протікає.

7. Пробій діелектрика під затвором навантажувального транзистора від джерела до стоку перетворює його в перемичку, що на коротко замикає, замикаючий вхід елемента на шину живлення. Пара транзисторів стає некерованими. Дана істотна несправність приводить до відсутності імпульсу струму квазікороткого замикання.

8. Крапковий пробій діелектрика під затвором навантажувального транзистора від затвора до підложки приводить до замикання вхідної шини через підложку на шину живлення. При цьому комплементарна пара транзисторів втрачає керування, що приводить до відсутності імпульсу струму квазікороткого замикання.

9. Утворення паразитних ємностей біполярних транзисторів із p^+ - n переходів на межах областей структури польових транзисторів КМДН. Біполярний транзистор $n^- - p^+ - n^-$ складається з областей витіка МДН транзистора n^- -типу, підложки p^+ -типа і підложки n^- -типу. Походження $p^+ - n^- - p^+$ транзистора аналогічно. Обидва паразитних транзистори включені так, що утворюють структуру, подібну тиристор, включеному між шинами живлення. При нормальній роботі ЛЕ паразитний тиристор завжди замкнений. У випадку його порушення відбувається замикання шини живлення і загальної шини, керування по входу припиняється. В шині живлення протікає постійний струм, імпульси струму квазікороткого замикання відсутні.

10. Обірваний один із входів логічного елемента (ЛЕ). Виявлення дефекту можливо, якщо на справні входи подані низькі потенціали, а на дефектному вході робиться зміна потенціалу з низького рівня на високий або навпаки. При обриві входу ЛЕ переключення не відбудеться, імпульс струму квазікороткого замикання не протікає.

11. Обрив двох або трьох входів ЛЕ. Переключення при зміні логічних рівнів на входах ЛЕ не відбудеться, у шині живлення струм залишається практично рівним нулю.

12. Обрив виводу шини живлення. Розірвана шина протікання імпульсу струму квазікороткого замикання, імпульси струму не протікають.

13. Обрив виводу підложки n^- -канального транзистора. При цьому зсув у зворотному напрямку $p^+ - n^-$, переходи на межі каналу і підложки відмикаються, порушується ізоляція цих областей. Керування транзистором втрачається, при цьому утворюється постійний канал сток-витік. У шині живлення протікає імпульсний струм тривалістю імпульсів, обумовлених тривалістю тестових впливів.

14. Обрив виводу підложки p^+ -канального транзистора. Також, як і у випадку 13, порушується ізоляція областей стоку і витоку. Керування транзистором втрачається, що приводить до відсутності протікання імпульсу струму квазікороткого замикання.

15. Коротке замикання сток-витік у будь-якому транзисторі комплементарної пари приводить до втрати керування цим транзистором і до відсутності імпульсів струму квазікороткого замикання.

16. Коротке замикання сток-витік у n^- -канальному транзисторі комплементарної пари характеризується низьким рівнем вихідної напруги, а при подачі рівня лог.0 на усі входи ЛЕ, можливий повний вихід його з ладу. У шині живлення при перевірці дефектного входу імпульси струму квазікороткого замикання не протікають.

17. Коротке замикання сток-витік у n^- -канальному транзисторі і p^+ -канальному транзисторі різних комплементарних пар. Така несправність приводить до ефекту, аналогічному випадку.

18. Коротке замикання виходу ЛЕ із шиною живлення або загальною шиною. Через відкритий транзистор протікає струм, що обмежується тільки опором каналу і внутрішнім опором джерела живлення. Цей струм викликає нагрів мікросхеми і може викликати тепловий пробій. Імпульси струму квазікороткого замикання не протікають.

19. Коротке замикання двох або трьох входів ЛЕ. Така істотна несправність приводить до порушення логіки роботи ЛЕ. Переключення можливо тільки при зміні на усіх входах одночасно рівня лог.0 на лог.1 або навпаки. При інших комбінаціях вхідних наборів

переключення ЛЕ не відбувається, імпульс струму квазікороткого замикання в шині живлення не протікає.

20. Коротке замикання входу ЛЕ на шину живлення або загальної шини. Це відповідає фіксації «константи 1» або «константи 0» на вході. Переключення по даному входу не відбудеться, імпульси струму квазікороткого замикання в шині живлення не будуть протікати.

Проведений аналіз фізичних процесів у МДН-елементі “З АБО-НІ” показав, що наявність у ЛЕ існуючих дефектів приводить до відсутності переключування імпульсу струму квазікороткого замикання і вихідної реакції, тобто виконується умова прояву дефекту. Аналогічним шляхом перевіряється виконання даної умови для будь-яких ЛЕ виконаних по інших технологіях.

Другий етап. На цьому етапі розглядаються несправності МП ВІС на функціональному рівні відповідно до розробленої узагальненої математичної моделі (ММ) [10,11] з урахуванням ЕДП на основі несправностей ЛЕ розглянутих на першому етапі.

1. Замість інструкції $\{J_i \in J\}$ виконується інструкція $\{J_j \in J\}$ щодо будь-якого розряду вихідних даних. Відзначимо такий вид несправностей як $\{J_i \rightarrow J_j\}$. Очевидно, що неправильний результат може з'явитися в будь-якій підмножині вхідних даних. Значення компонента $W_i(J_i \rightarrow J_j)$, буде відповідати i -му дефектному розряду, що вираховується по J_i , тобто

$$W_i(J_i \rightarrow J_j) = W_i \cdot (J_j), \quad i = 1, \gamma.$$

2. Інструкція J_i виконується одночасно з інструкцією $J_j \in J$ щодо будь-якого розряду вихідних даних. Відзначимо такий вид несправності як $J_i \& J_j$.

У цьому випадку значення i -го розряду вихідних даних $W_i(J_i \& J_j)$, відповідає об'єднанню значень компонентів $W_i(J_i)$ і $W_i(J_j)$, які розраховані для інструкцій J_i і J_j . Операція об'єднання – це диз'юнкція або кон'юнкція сигналів у залежності від логічної операції, яку виконують з'єднані між собою логічні елементи ВІС, тобто

$$W_i(J_i \& J_j) = W_i \cdot (J_i) \times W_i(J_j), \quad (1)$$

або

$$W_i(J_i \& J_j) = W_i \cdot (J_i) + W_i(J_j) \quad (2)$$

Несправності, які описані виразом (1) і (2), назвемо *несправностями інструкцій (команд)*. Очевидно, що вони відображають певні дефекти, які виникають у керуючій підсистемі модуля великої інтегральної мікросхеми (ВІС).

3. Неправильне виконання інструкції J_i явно не зв'язано з виконанням іншої інструкції з множини J . Подібні несправності викликають переключування значень вихідного результату щодо любого розряду вихідних даних при виконанні функції $\Phi_i^w(D^I(J_i))$, що задається інструкцією J_i . Позначимо такі несправності як $\# \Phi_i^w(D^I(J_i))$. Очевидно, що в загальному випадку

$$\# \Phi_i^w(D^I(J_i)) \neq \Phi_i^w(D^I(J_i)).$$

Правила обчислення значень функцій $\# \Phi_i^w \cdot (D^l(J_i))$ явним способом не задані. При відсутності несправностей у керуючій підсистемі МП ВІС прояв несправності виду $\# \Phi_i^w \cdot (D^l(J_i))$ буде відображатися в інформаційній підсистемі ВІС, а також у зміні параметрів (амплітудних і часових) “образу” в шині живлення. Несправності такого виду будемо назвати *несправностями функцій*. Умова перевірки $J_i \rightarrow J_j, J_i \& J_j$ зводиться до визначення такої сукупності $\{D^l\}$ значень перемінних вхідних впливів, які необхідні при виконанні інструкцій J_i і J_j , на якій значення вихідного результату справного і несправного модуля відрізнялися б по кожному розряду. Для цього значення перемінних в сукупності $\{D^l\}$ потрібно вибирати таким чином, щоб досягнути максимальної різниці між вихідними результатами $D^w(J_i)$ і $D^w(J_j)$, тобто [12]:

$$d = |D^w \cdot (J_i) \oplus D^w(J_j)| \rightarrow \max,$$

де d – відстань по Хеммінгу.

Несправність $J_i \rightarrow J_j$ буде перевірена по i -му розряду вихідної шини модуля, якщо $W_i(J_i)$ і $W_i(J_j)$ виконують умову

$$W_i \cdot (J_i) \oplus W_j \cdot (J_j) = 1. \quad (3)$$

Для перевірки несправності $J_i \rightarrow J_j$ відносно всіх розрядів вхідних даних умову (3) необхідно виконати по всім $i = 1, \gamma$.

Несправність $J_i \& J_j$ перевіряється по i -му розряду вихідної шини модуля, якщо вихідні перемінні $W_i \cdot (J_i), W_j \cdot (J_j)$ виконується умова (3) і виконується одна з двох умов:

$$W_i \cdot (J_i) = 1, W_i \cdot (J_j) = 0, \quad (4)$$

якщо $W_i(J_i \& J_j)$ визначається по виразу (1);

$$W_i(J_i) = 0, W_i(J_j) = 1, \quad (5)$$

якщо $W_i(J_i \& J_j)$ визначається по виразу (2).

Для перевірки несправності $J_i \& J_j$ відносно всіх розрядів вхідних даних, аналогічно дефекту $J_i \rightarrow J_j$, умову (4) або (5) необхідно виконати по всім $i = 1, \gamma$ на деякій сукупності наборів D^l .

Несправності виду $\# \Phi_i^w$ приводять до перекручування функції $\Phi_i^w \cdot (D^l \cdot (J_i))$. Виходячи з запропонованої умови про роздільну реалізацію і “порчі” кожної функції, будемо вважати, що несправна функція $\# \Phi_i^w \cdot (D^l(J_i))$ для всіх $J_i \in J$ залежить від тих же перемінних $D^l \cdot (J_i) D^l(J_i)$, вхідних впливів, що і справна функція $\Phi_i^w \cdot (D^l(J_i))$. Для

перевірки дефектів виду $\Phi_i^w \cdot (D^l(J_i))$, достатньо перевірити значення вихідної перемінної $D^w \cdot (J_i)$, які визначені при відповідних наборах значень вхідних перемінних D^l .

Висновки. Таким чином, розглянуті види несправностей і умови їх прояву будуть використані при формуванні загальних правил та розробки методики побудови тестових впливів для контролю технічного стану мікропроцесорних великих інтегральних схем та пристроїв на їх основі з урахуванням протікання енергодинамічного процесу для підвищення якості діагностування з достовірністю не нижче заданої.

ЛІТЕРАТУРА:

1. Надійність систем з надлишковістю: методи, моделі, оптимізація: [монографія] / Б.П. Креденцер та ін. ; під наук. ред. д-ра техн. наук, проф. Б. П. Креденцера; Нац. техн. ун-т України «Київ. політехн. ін-т». - К.: Фенікс, 2013. - 341 с.

2. Жердев М.К. Концептуальні засади методу діагностування сучасних цифрових типових елементів заміни по форматним частотам перехідного процесу в шині живлення/М.К. Жердев, В.О. Савран // Збірник наукових праць Військового інституту Київського національного університету імені Тараса Шевченка. – К.: ВІКНУ, 2016.-Вип. 52. – С. 20-32.

3. Lienkov S.V., Zhirov H.B., Tolok I.V., Lienkov Ye.S. // Simulation model of the adaptive maintenance procedure of complex radioelectronic facilities 2313-688X Radio Electronics, Computer Science, Control. ISSN: 1607-3274. 2020. No 1. –P63-74. DOI 10.15588/1607-3274-2020-1-7.

4. Вишнівський В.В. Проблема побудови та впровадження автономних автоматизованих систем діагностування радіоелектронного озброєння / В.В. Вишнівський, В.В. Кузавков, Г.І. Гайдур // Науковий журнал Інформаційна безпека Східноукраїнський національний університет ім. Володимира Даля. –Луганськ, 2014. –Вип. № 4 (16). –С. 151-157.

5. Шкуліпа П.А. Алгоритм побудови діагностичної моделі транзистора в режимі відсічки для енергодинамічного методу діагностування / П.А. Шкуліпа // Збірник наукових праць Військового інституту Київського національного університету ім. Тараса Шевченка. – К., 2013. –№39. – С. 229-233.

6. Зубарев В.В., Ленков С.В., Мокрицький В.А., Перегудов Д.О. Вплив дефектів функціональних матеріалів на надійність електроніки: [монографія] – Одеса: Друк, 2003. - 454 с.

7. Шкуліпа П.А. Основні напрямки розвитку автоматизованих систем технічного діагностування об'єктів радіоелектроніки / П.А. Шкуліпа // Вісник Хмельницького національного університету. Технічні науки. – Хмельницький, 2012. – № 6.– С. 192 – 194.

8. Ленков С.В., Перегудов Д.О., Ликов О.І., Синіцин В.С. Діагностика виробів електронної техніки за сукупністю параметрів // Збірник наукових праць ВІТІ НТУУ “КПІ”. – К., 2004. – №1. – С.92 – 96.

9. Жиров Г.Б. Узагальнена діагностична модель цифрової ВІС для енергостатичного методу діагностування / Г.Б. Жиров // Вісник КНУ ім. Тараса Шевченка. – Сер. Військово-спеціальні науки. – К.: Київ. ун-т, 2005. – Вип. 11. – С. 55-60.

10. Шевченко В.В. Визначення технічного стану цифрових типових елементів заміни за допомогою електромагнітного методу діагностування // Сучасні інформаційні технології у сфері безпеки та оборони. –Київ, 2015. –№ 1 (22). –С. 136-139.

11. Надійність електричних систем і мереж: навчальний посібник / А.В. Журахівський, Б.М. Кінаш, О.Р. Пастух; Міністерство освіти і науки України, Національний університет «Львівська політехніка». - Львів : Видавництво Львівської політехніки, 2016. - 280 с.

12. Глухов С.І. Діагностування цифрових радіоелектронних компонентів типових елементів заміни радіоелектронної техніки з використанням електромагнітного методу у військових ремонтних органах // Збірник наукових праць Військового інституту Київського національного університету ім. Тараса Шевченка. –К., 2009. –№ 21. –С. 42-45.

REFERENCES:

1. Kredencer B. P. (2013) "Nadijnist sistem z nadlishkovistyuu: metodi, modeli, optimizaciya" [Reliability of systems with redundancy: methods, models, optimizatio], Nac. tehn. un-t Ukrayini «Kiyiv. politehn, Feniks, 341 p.
2. Zhierdev M.K., Savran V.O. (2016) Kontseptualni zasady metodu diahnostuvannia suchasnykh tsyfrovyykh typovykh elementiv zaminy po formatnym chastotam perekhidnoho protsesu v shyni zhyvlennia [Conceptual foundations of the method of diagnosing modern digital typical replacement elements by the format frequencies of the transition process in the power bus], Collection of scientific works of the Military Institute of Taras Shevchenko Kyiv National University. K. VIKNU, Issue 52, pp. 20-32.
3. Lienkov S. V., Zhiron H.B., Tolok I. V. Lienkov Ye. S. Simulation model of the adaptive maintenance procedure of complex radioelectronic facilities 2313-688X Radio Electronics, Computer Science, Control. ISSN: 1607-3274. 2020. No 1. –P63-74. DOI 10.15588/1607-3274-2020-1-7
4. Vyshnivskiy V.V., Kuzavkov V.V., Haidur H.I. (2014), Problema pobudovy ta vprovadzhennia avtonomnykh avtomatyzovanykh system diahnostuvanniaradioelektronnoho ozbroiennia [The problem of building and implementing autonomous automated systems for diagnosing radio-electronic weapons], Scientific Journal Information Security East Ukrainian National University named after Volodymyr Dahl. Luhansk, Vol. No. 4 (16). pp. 151-157.
5. Shkulipa P.A. (2013) "Alhorytm pobudovy diahnostychnoi modeli tranzystora v rezhymi vidsichky dlia enerhodynamichnohometodu diahnostuvannia" [Algorithm for constructing a diagnostic model of a transistor in cut-off mode for an energy-dynamic method of diagnosis], Collection of Scientific Works of the Military Institute of Kyiv National University named after Taras Shevchenko. K. No, 39, pp. 229-233.
6. Zubaryev V.V., Lyenkov S.V., Mokryczky V.A., Peregudov D.O. (2009), "Vplyv defektiv funkcional nyx materialiv na nadijnist elektroniky" [The influence of defects of functional materials on the reliability of electronics], monograph. Odesa: Druk, 454 p.
7. Shkulipa P.A. (2012) "Osnovni napryamki rozvitku avtomatizovanih sistem tehničnogo diahnostuvannia ob'ektiv radioelektroniki" [The main directions of the development of automated systems for technical diagnostics of radio electronics objects], Visnik Hmelnickogo nacionalnogo universitetu. Tehnichni nauki, Hmelnickij, № 6. pp.192 – 194.
8. Lyenkov S.V., Peregudov D.O., Lykov O.I., Synicyn V.S. (2004) "Diagnosyka vyrobiv elektronnoyi texniki za sukupnistyu parametriv" [Diagnostics of electronic equipment products by a set of parameters], Collection of scientific works of VITI NTUU «KPI», K., No. 1. pp.92 - 96.
9. Zhyrov H.B. (2005), "Uzahalnena diahnostychna model tsyfrovoi VIS dlia enerhostatychnoho metodu diahnostuvannia" Generalized diagnostic model of digital VIS for the energy-static method of diagnosis], Bulletin of KNU named after Taras Shevchenko. Sir Military special sciences. K.: Kyiv. University, No.11 pp 55-60.
10. Shevchenko V.V. (2015), "Vyznachennia tehničnogo stanu tsyfrovyykh typovykh elementiv zaminy za do-pomohoiu elektromahnit-noho metodu diahnostuvannia" [Determining the technical condition of digital typical replacement elements using the electromagnetic method of diagnosis], Modern information technologies in the sphere of security and defense. Kyiv, No. 1 (22), pp 136-139.
11. Zhurakhivskiy A.V., Kinash B.M., Pastukh O.R. (2016) "Nadijnist elektrychnykh system i merezh : navchalnyi posibnyk" Ministerstvo osvity i nauky Ukrainy, Nationalnyi universytet «Lvivska politehnika», Lviv . [Reliability of electrical systems and networks: a study guide] Vydavnytstvo Lvivskoi politehniky, 280 p.
12. Hluchov S.I. (2009), "Diahnostuvannia tsyfrovyykh radioelektronnykh komponentiv typovykh elementiv zaminy radioelektronnoi tekhniki z vykorystanniam elektromahnitnoho metodu u viiskovykh remontnykh orhanakh" [Diagnostics of digital radio-electronic components of typical replacement elements of radio-electronic equipment using the electromagnetic method in

military repair bodies], Zbirnyk naukovykh prats Viiskovoho instytutu Kyivskoho natsionalnoho universytetu im. Tarasa Shevchenka. K. No.21, pp. 42-45.

Ph.D., Okhramovych M.M., Ph.D., Gakhovych S.V.,
Ph.D., Kravchenko O.I., Shevchenko V.V.

TYPES OF MALFUNCTIONS OF MICROPROCESSOR LARGE INTEGRATED CIRCUITS AND CONDITIONS OF THEIR MANIFESTATION TAKING INTO ACCOUNT THE ENERGY-DYNAMIC PROCESS

The article deals with a mathematical model of microprocessor-based large integrated circuits for monitoring the technical condition, taking into account the energy-dynamic process of this class of microelectronic products, and analyzes typical faults and conditions of their manifestation. The current stage of development of the radioelectronic equipment of the Armed Forces of Ukraine is characterized by the widespread introduction of devices and systems that use large integrated circuits and microprocessor-based large integrated circuits. This is due to the need to process information at a fairly low cost of equipment. When using digital devices with sets of microprocessor-based large integrated circuits, the issue of monitoring the performance and detection of defects in such devices is acute. To improve new methods of diagnosing digital devices, it is necessary to analyze the types of faults that occur in microprocessor-based large integrated circuits.

A chip will function properly if it is determined that all instruction sequences are executed correctly under various combinations of data. Complete verification of all instructions executed by a microprocessor-based large integrated circuit is not possible due to the very long length of the tests used for verification. Therefore, to provide test control of the performance of microprocessor-based large integrated circuits, it is necessary to build tests based on a given set of defects, reliability, and time to decision. The analysis of physical processes in logic elements manufactured using the metal-dielectric-semiconductor technology showed that the presence of existing defects leads to the absence of distortion of the quasi-short-circuit current pulse and the output response. That is, the condition for the manifestation of the defect is fulfilled and the diagnostic time is reduced.

Keywords: large integrated circuit module, energy-dynamic process, radioelectronic equipment, quasi-short-circuit pulse, test effects.